ETSI Telecomunicación
Avda. Complutense 30

www.iptc.upm.es

# IPTC – UPM

## Information Processing and Telecommunications Center

## DESTACADO NOVIEMBRE-DICIEMBRE

# El futuro de la IA pasa por el hardware

Por Marisa López Vallejo

La computación inspirada en el cerebro *(brain-inspired computing)* incluye programas, algoritmos y arquitecturas de *hardware* que imitan el funcionamiento de las redes neuronales biológicas. En el cerebro humano las neuronas se comunican unas con otras formando una densa red neuronal a través de conexiones ponderadas o sinapsis. Al cambiar el peso de cada una de sus $10^{14}$-$10^{15}$ sinapsis, el cerebro puede aprender, procesar información y almacenar recuerdos. De esta forma se establece un paradigma de computación paralela, distribuida, adaptativa y tolerante a fallos que contrasta con el modelo clásico de von Neumann y es la clave de la revolución actual de las aplicaciones de inteligencia artificial (IA).

Sigue...

## Este boletín contiene

- ARTÍCULO: IA Y HARDWARE
- PROYECTOS: BEPICOLOMBO
- TECNOLOGÍA DEL MES: DEEP LEARNING
- PROGRAMA DEL EVENTO IPTC ENERO

## PREMIO DE MIEMBROS IPTC

El equipo AILabGTI, del que forman parte miembros del IPTC, ganó la competición internacional "challenge" Lifelog Moment Retrieval subtask (LMRT) en the ImageCLEFlifelog2018 con el trabajo titulado "Retrieving Events in Life Logging" (E. Kavalleiratou, C.R. del Blanco, C. Cuevas, N. García).

El pasado mes de septiembre acudieron invitados a la Conferencia CLEF 2018 en la Universidad de Avignon para presentar su estudio.

CLEF Initiative, reconocido a nivel internacional, se centra en promover la investigación e innovación así como el desarrollo de sistemas de acceso a la información.

Cada vez son más las áreas científicas y tecnológicas que se benefician de este tipo de computación: clasificación de imágenes, localización y detección de objetos, segmentación de imágenes, vídeo-vigilancia, reconocimiento de acciones, reconocimiento de voz, procesamiento de lenguaje natural, generación de audio, detección de varios tipos de cáncer, genómica, aprendizaje de refuerzo para juegos, control de brazos robóticos, planificación de movimientos para robots terrestres, navegación visual, control de vehículos autónomos, operaciones financieras, evaluación de riesgos financieros, pronóstico del tiempo, etc.

Ni la IA ni los fundamentos matemáticos que la sustentan suponen un concepto nuevo, especialmente cuando nos centramos en redes neuronales. Su despegue singular al comienzo de la década de 2010 se debe a tres motivos básicos:

- la gran cantidad de datos disponibles (necesarios para que funcionen los algoritmos),
- la elevada capacidad computacional de los microprocesadores y
- las mejoras en técnicas algorítmicas.

Sin embargo, el crecimiento exponencial en las necesidades de hardware - como tamaño de la red, complejidad computacional y recursos de memoria- están abriendo una brecha entre las necesidades de las aplicaciones de datos masivos y la posibilidad del hardware de satisfacerlas. Los sistemas basados en microprocesador actuales fueron diseñados para otros fines (ofimática, bases de datos...) por lo que cuando se utilizan para la implementación de aplicaciones de IA resultan muy ineficientes y con elevado consumo de potencia. Se necesita, por lo tanto, procesadores y circuitos dedicados lo suficientemente rápidos y potentes como para reunir, procesar y actuar sobre las inmensas cantidades de datos que se están generando hoy en día. Y esto se debe conseguir con nuevas tecnologías y realizando un co-diseño efectivo entre algoritmos y hardware, tanto a nivel de sistema como de dispositivo.

Una primera solución hardware a este problema lo proporcionaron las GPUs *(Graphics Processing Units)*. El aprendizaje profundo distribuido ha progresado a un ritmo de aproximadamente 2,5 veces por año desde 2009, cuando las GPUs dejaron de utilizarse como aceleradores gráficos de videojuegos para jugar un papel decisivo en el entrenamiento de modelos de aprendizaje profundo. Investigadores de IBM Research consiguieron en 2017 un 95% de eficiencia en escalado (mejora en entrenamiento por GPU añadida) en un sistema con 64 IBM Power8 S822LC (256 GPUs) registrando una tasa de precisión de reconocimiento de imagen del 33,8%, consiguiendo el procesado de 7,5 millones de imágenes en poco más de siete horas (el récord anterior lo tenía Microsoft con un reconocimiento de 29,8% en 10 días).

Este tipo de procesamiento se concibe para el *aprendizaje máquina "en la nube"*, caracterizado por elevado coste, alta eficiencia (prestaciones / vatio), grandes cargas de trabajo y precisión variable. En el otro extremo se sitúa el *aprendizaje máquina en el extremo ("Edge")*, en el que las aplicaciones de IA se filtran en los dispositivos electrónicos que los sostienen y llevan la computación cerca del origen de los datos. En este caso los requisitos varían sustancialmente: ultra bajo consumo (1-5W), baja latencia y bajo coste. Compañías como Intel están apostando por este tipo de solución, sacando al mercado módulos hardware basados en la arquitectura VPU *(Vision Processing Unit)* Myriad 2. En concreto, el módulo Movidius *Neural Compute Stick*, ofrece una capacidad de cálculo de 100 GFLOPs con un consumo de potencia que apenas supera un vatio.

Se espera que el mercado de chipsets de la IA crezca en 2018 de 7,06 billones americanos de dólares a 59, 26 billones en 2025, con una tasa de crecimiento TCAC del 35,5% de 2018 a 2025 (*Research and Markets*, 2018). Para que este crecimiento y mejora sean posibles no basta con diseñar y fabricar aceleradores basados en GPUs con tecnología CMOS convencional, sino que se debe producir un cambio de paradigma en la computación e introducir nuevas tecnologías hardware. Las líneas actuales de investigación de hardware para IA se canalizan en dos vías principales: la computación analógica y la utilización de dispositivos emergentes. La naturaleza analógica del cerebro humano hace que los circuitos analógicos aparezcan como una solución ideal para imitar su comportamiento. Existen varias características que están presentes tanto en los circuitos analógicos como en los sistemas biológicos: conservación de la carga, amplificación, integración y umbral. De hecho, las primeras propuestas para circuitos inspirados en el cerebro se basaron en hardware analógico. Se pretende, por tanto, explotar circuitos analógicos y de baja precisión buscando reducir aún más el consumo de potencia y mejorar el rendimiento de la aplicación.

Respecto a las tecnologías emergentes, son numerosos los esfuerzos que se concentran hoy buscando soluciones eficientes para la computación neuromórfica. Entre estas tecnologías destacan las propuestas con dispositivos memristivos, basadas en la utilización del memristor o "resistor de memoria". Desde que en 2008 científicos de los laboratorios Hewlett-Packard crearon el primer memristor a escala nanométrica se ha despertado un interés mundial sin precedentes. Los memristores ofrecen excelente escalabilidad (hasta 2 nm), conmutación rápida (más rápido que 100 ps) y baja energía por actualización (inferior a 3 fJ). La tecnología memristor puede revolucionar la investigación científica y de computación en los próximos años porque sus estados de resistencia configurables pueden usarse tanto para almacenar información como para realizar cálculos, lo que permite que la lógica y la memoria se integren en arquitecturas altamente paralelas de bajo consumo de energía. Estas capacidades otorgan a los memristores un potencial excepcional para la computación inspirada en el cerebro donde, los memristores se pueden utilizar como memorias no volátiles súper densas para construir máquinas de aprendizaje similares al cerebro con sinapsis memristivas, ofreciendo la alta conectividad y densidad requeridas para una computación eficiente.

En el futuro cercano la existencia de enfoques innovadores que combinen unidades de procesamiento convencionales con tecnologías emergentes acelerará la investigación y el desarrollo de la IA mucho más allá de las capacidades de las plataformas actuales. Y con esto se abre un futuro con mayor potencial para el desarrollo de sistemas eficientes de procesamiento de datos masivos *(big data)*.

# TECNOLOGÍA DE DICIEMBRE

## Deep Learning para el reconocimiento gestual en la interacción hombre máquina

Por Tomás Mantecón

Durante los últimos años se ha producido un aumento importante en el número de sistemas inteligentes a controlar en nuestro entorno: televisores, electrodomésticos, sistemas de entretenimiento, entornos de realidad aumentada o sistemas de control de temperatura entre otros. La interacción con estos sistemas tan dispares se hace tediosa utilizando los métodos habituales como mandos a distancia o teclados. Por ello, métodos basados en el reconocimiento de la voz o el reconocimiento gestual están apareciendo en los últimos años para mejorar la interacción con los mismos.

Los sistemas de reconocimiento gestual, la mayoría de los cuales están basados en la interacción mediante gestos de las manos, permiten una interacción más intuitiva y natural con entornos inteligentes ya que se basan en un método habitual de comunicación entre humanos. Varias de estas soluciones proponen el uso de información visual para llevar a cabo este reconocimiento. La principal ventaja del uso de información visual frente a otras soluciones basadas en el uso de guantes es la no intrusividad ya que el usuario puede realizar los gestos libremente sin necesidad de llevar nada en las manos que pueda molestarle.

El reconocimiento basado en información visual no se hace únicamente utilizando información de color sino que también se pueden utilizar otros tipos de información como son profundidad o infrarrojos. La ventaja de la utilización de estos tipos de información visual es que funcionan en ausencia de luz y son invariantes a cambios de iluminación, permitiendo un reconocimiento en entornos en los cuales la información de color no estaría disponible. Estos tipos de información son proporcionados por sensores que pueden capturar de forma simultánea información visual de distinta naturaleza como es el caso de la Kinect.

El uso simultáneo de diversas fuentes de información visual tiene como principal ventaja la complementariedad que puede aportar el uso de varios tipos de información. Por ejemplo la información de color tiene mayor textura y nos puede dar más detalle de ciertas partes de la mano, y por otro lado, la información de profundidad proporciona un mayor detalle de la distribución en el espacio tridimensional de los distintos elementos de la mano. El problema de utilizar varios tipos de información de forma simultánea puede ser la necesidad de un elevado coste computacional y la necesidad del desarrollo de sistemas más complejos.

El reconocimiento gestual utilizando imágenes se ha resuelto tradicionalmente obteniendo características de las mismas y llevando a cabo un proceso de clasificación con diversas técnicas de aprendizaje máquina como pueden ser la máquina de vectores soporte, el análisis de componentes principales, o los modelos ocultos de Markov entre otros. Recientemente, con la aparición de nuevas unidades de procesamiento general más potentes, se han desarrollado diversas técnicas basadas en el uso de redes neuronales profundas las cuales realizan ambas funciones: extracción de características y clasificación. El uso de este tipo de redes también ha sido posible gracias a la generación de bases de datos con un elevado número de muestras lo que permite la obtención de modelos capaces de establecer una mejor diferencia entre los distintos gestos a reconocer.

Una de las líneas de investigación del Centro se basa en el reconocimiento gestual mediante el uso de diversas fuentes de información visual. Para dicho reconocimiento se han diseñado diversas redes neuronales convolucionales partiendo en algunos casos de diseños de redes como el caso de las redes residuales o ResNet (ver Figura 1). Este tipo de redes permiten una convergencia más rápida y a la vez reducir el problema del sobreajuste de las redes. El campo de aplicación de estas soluciones es muy diverso, y en el Grupo de Tratamiento de Imagen se han desarrollado e implementado soluciones para el control de televisión, la interacción con cámaras de videovigilancia o la interacción con drones.

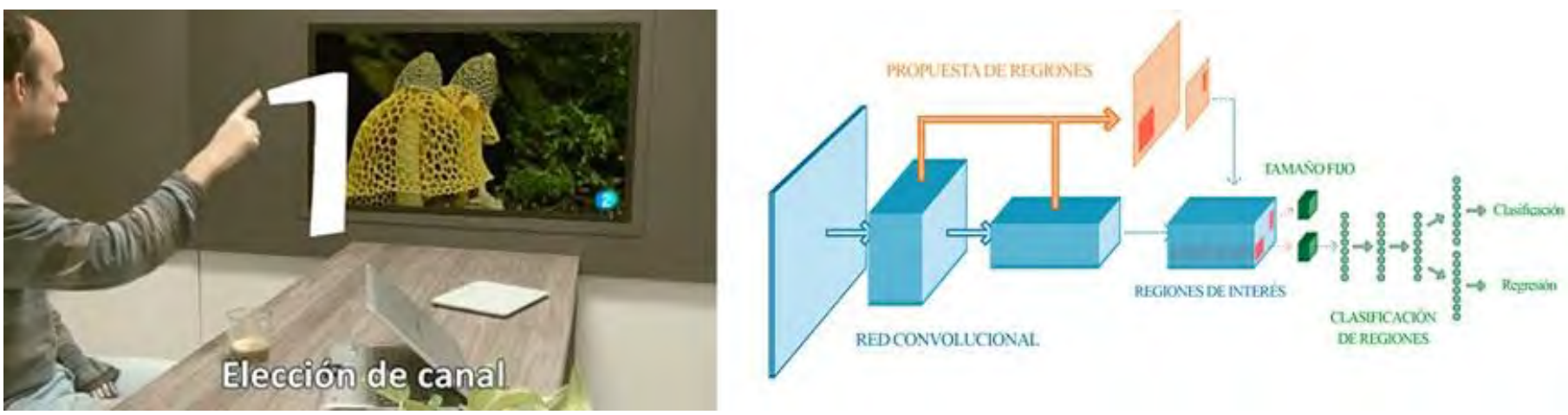


**Figura 1. Diseño de red neuronal convolucional basada en estructura ResNet para el reconocimiento gestual utilizando información visual.**

# PROYECTOS DEL IPTC | SELECCIÓN NOVIEMBRE - DICIEMBRE

## Misión BepiColombo

Por José Ramón Montejo

El pasado 20 de octubre de 2018 se lanzó la misión BepiColombo (figura 1), a bordo del cohete Ariane 5 desde la lanzadera espacial europea en Kourou, Guayana Francesa. Se trata de una misión conjunta entre la Agencia Espacial Europea (ESA) y la Agencia de Exploración Aeroespacial de Japón (JAXA) al planeta Mercurio y está formada por dos sondas lanzadas conjuntamente: La Mercury Planetary Orbiter (MPO) y La Mercury Magnetospheric Orbiter (MMO). Sus objetivos son:

- Investigar el origen y la evolución de un planeta cercano a su estrella madre.
- Estudiar el planeta Mercurio, su forma, estructura interior, geología, composición y cráteres
- Examinar la atmósfera vestigial de Mercurio (exosfera), su composición y dinámica.
- Investigar la capa envolvente magnetizada de Mercurio (magnetosfera), su estructura y dinámica.
- Determinar el origen del campo magnético de Mercurio.
- Investigar los depósitos polares, su composición y origen.
- Verificar la teoría general de la relatividad de Einstein a través de medidas de alta precisión.

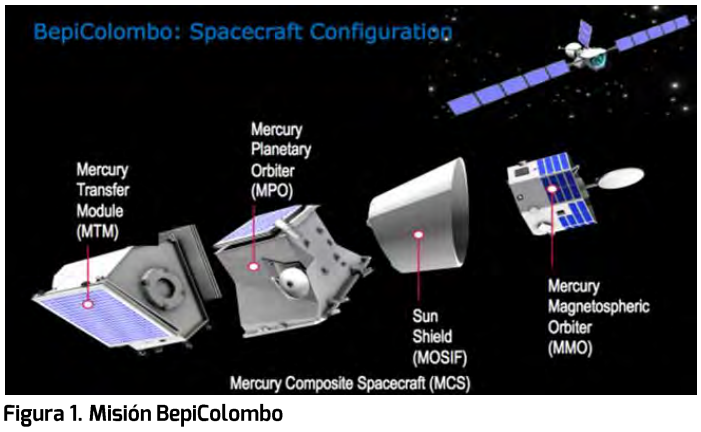


**Figura 1. Misión BepiColombo**

La misión recibe su nombre en honor a Giuseppe "Bepi" Colombo (1920–1984), científico, matemático e ingeniero de la Universidad de Padua, Italia, que implementó por primera vez la maniobra interplanetaria de asistencia gravitacional durante la misión Mariner-10 de la NASA en 1974, una técnica ahora comúnmente utilizada por sondas planetarias. Además, descubrió una insospechada resonancia que es la responsable del comportamiento de Mercurio que gira sobre su eje tres veces por cada dos revoluciones que realiza alrededor del Sol.

La misión empleará un sistema de propulsión eléctrico solar, y nueve asistencias gravitacionales; Tierra, Venus (dos veces) y Mercurio (seis veces) para alcanzar Mercurio con una velocidad relativa casi nula en 2025, tras siete años de viaje interplanetario. Está previsto que esté operativa un año orbitando alrededor del planeta con una posible extensión a otro año más.

La sonda Mercury Planetary Orbiter (MPO) (figura 2) transportará una sofisticada carga útil formada por once instrumentos, que incluyen cámaras, espectrómetros (IR, UV, rayos X, rayos $\gamma$, neutrones), radiómetro, altímetro láser, magnetómetro, analizadores de partículas, transpondedor de banda Ka y acelerómetro. La sonda Mercury Magnetospheric Orbiter (MMO) transportará una carga útil formada por cinco experimentos científicos avanzados, que incluyen un magnetómetro, un espectrómetro de iones, un analizador de energía de electrones, detectores de plasma frío y energético, un analizador de ondas de plasma y un generador de imágenes.

Los profesores Jesús María Rebollar Machain y José Ramón Montejo Garai, investigadores del Information Processing and Telecommunications Center (IPTC) y profesores del departamento de Señales Sistemas y Radiocomunicaciones de la ETSI Telecomunicación de la Universidad Politécnica de Madrid y el profesor Jorge Alfonso Ruiz Cruz de la Escuela Politécnica Superior de la Universidad Autónoma de Madrid han diseñado el triplexor (figura 3) del transpondedor en banda Ka de la sonda Mercury Planetary Orbiter (MPO) que permite enviar a la Tierra todos los datos obtenidos por sus once instrumentos científicos.

Un triplexor es un dispositivo que separa los canales de transmisión y recepción de un sistema de comunicación, permitiendo el uso de una sola antena, con el consiguiente ahorro de masa y volumen, tan crucial en una sonda espacial. El diseño se realizó para la empresa Thales-Alenia-Space España, que fabricó y testeó el dispositivo. Debido a que la sonda soportará temperaturas desde +450 hasta -180 grados centígrados, el triplexor ha sido mecanizado en invar, una aleación de hierro y níquel con muy bajo coeficiente de dilatación térmica y posteriormente se ha plateado su interior para mejorar la conductividad eléctrica.

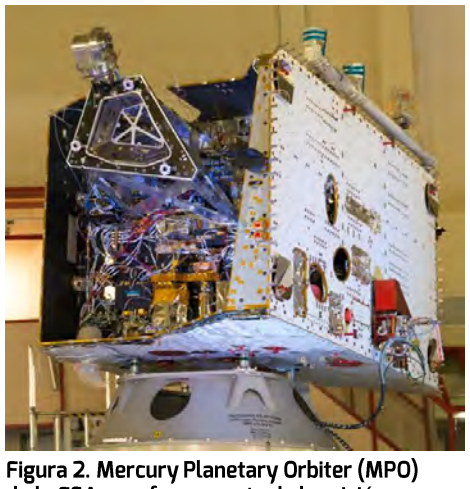

**Figura 2. Mercury Planetary Orbiter (MPO) de la ESA que forma parte de la misión BepiColombo**

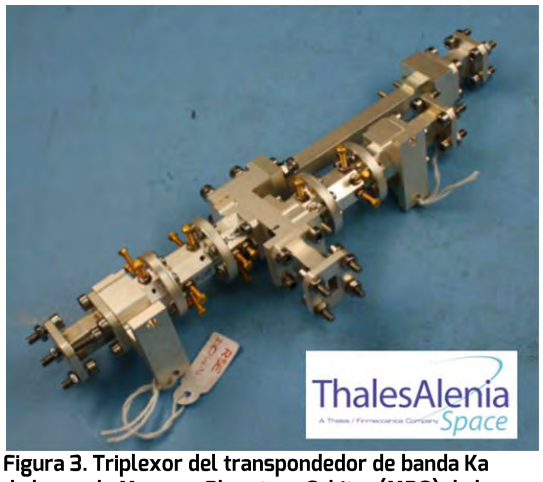


**Figura 3. Triplexor del transpondedor de banda Ka de la sonda Mercury Planetary Orbiter (MPO) de la ESA que forma parte de la misión BepiColombo diseñado por UPM-UAM.**

### PREMIOS EXTRAORDINARIOS DE DOCTORADO EN IPTC – E.T.S.I.T 2016-2017

**Autor**: **Gordillo Méndez, Aldo**
**Título**: Contribution to the authoring, distribution, evaluation and integration of learning objects.
**Directores**: Quemada Vives, Juan
Barra Arias, Enrique

**Autor: García Redondo, Fernando**
**Título**: Resistive RAM: simulation and modeling for reliable design.
**Directora:** López Vallejo, María Luisa

# Evento IPTC, 15 enero 2019

## Innovación e I+D en Tecnologías Emergentes para la Transformación Digital
E.T.S.I. Telecomunicación, Salón de Actos del edificio C

El Information Processing and Telecommunications Center de la UPM, junto a algunos de sus socios de referencia, organiza el Evento en **"Innovación e I+D en Tecnologías Emergentes para la Transformación Digital"**, que se celebrará en la ETSI Telecomunicación de la UPM (Ciudad Universitaria, Madrid) el **15 de enero de 2019**, con el propósito de reflexionar sobre las **oportunidades de innovación e I+D de las tecnologías emergentes, el progreso necesario y el valor de la colaboración en el ámbito de la transformación digital.**

El evento persigue analizar los modelos de desarrollo y relación tecnológica, económica y social entre los distintos agentes involucrados en los procesos de transformación digital y el avance de las tecnologías clave: **Cloud, IoT, Inteligencia Artificial, 5G, Big Data, Ciberseguridad**, etc.

También busca profundizar en el papel de las Organizaciones, Centros e Institutos de I+D de Madrid, en la estrategia global de la Región y su papel, junto con el de grandes empresas tractoras y PYMES en un contexto de vocación global compartida. Participarán representantes de empresas como **NTT Data, Amazon, Santander, Transfesa o Devo**, y de asociaciones industriales como **Madrid Foro Empresarial o DigitalES**, junto con representantes de las entidades gestoras de la I+D+i nacional y regional, y expertos de la academia pertenecientes a diversos Centros Tecnológicos, como **IMDEA Materiales, IMDEA Software**, el **Centro de Electrónica Industrial** y el mismo **IPTC**.

09:30 – 09:50 | **Apertura**
**D. Guillermo Cisneros Pérez**, Rector Magnífico de la Universidad Politécnica de Madrid.
**Dña. Teresa Riesgo Alcaide**, Directora General de Investigación, Desarrollo e Innovación del Ministerio de Ciencia, Innovación y Universidades.
**D. Félix Pérez Martínez**, Director de l ETS Ingenieros de Telecomunicación de la Universidad Politécnica de Madrid.

09:50 – 10.00 | **Presentación**
**D. José Ramón Casar Corredera**, Director del Information Processing and Telecommunications Center (IPTC) de la UPM.

10:00 – 10.20 | Conferencia invitada
**D. Benito Vázquez Blanco**, President and Chief Executive Officer, NTT DATA EMEA, Deputy Head of NTT DATA EMEA & LATAM, Miembro del Consejo Asesor del IPTC y de la ETSI Telecomunicación UPM.

10:20 – 11:20 | **Mesa Redonda: Tecnologías Emergentes: Investigación, Innovación y Emprendimiento.**
Los nuevos retos, las nuevas oportunidades y los nuevos negocios.
Modera: **D. Juan Carlos Yelmo García**, Profesor ETSI Telecomunicación UPM, Vocal del Consejo de Dirección IPTC.
**Dña. Pilar Torres Torres**, Responsable de Sector Público y Educación, Amazon Web Services.
**D. Roberto García Mora**, Responsable de Tecnologías Emergentes, Grupo Santander.
**D. Pedro Castillo Muros**, Fundador y CTO, DEVO.
**D. Gonzalo León Serrano,** Adjunto al Rector, UPM.

11:20 – 11:40 | **Descanso café**

11:40 -12:40 | **Mesa Redonda: Transformación Digital e Industria 4.0.**
Tecnología y talento en la nueva economía.
Modera: **D. Eduardo Sánchez Morrondo**, Presidente Grupo Bonheur, Presidente de la Mesa de Industria de Madrid Foro Empresarial.
**Dña. Alicia Richart**, Directora General, DigitalES.
**D. Jorge González Fernández**, Head od DB Cargo IT Competence Center Logistics, CIO Transfesa Group.
**D. Carlos López Barrio**, Director Departamento Ingeniería Electrónica ETSI Telecomunicación UPM, Vocal del Consejo de Dirección del IPTC.

12:40 – 13:40 | **Mesa Redonda: Investigación e innovación en Madrid.**
El papel de los Institutos y Centros de I+D. Misión y modelos de organización y de relación con el sector empresarial.
Modera: **D. Alejandro Arranz Calvo**, Director General de Investigación e Innovación de la Comunidad de Madrid.
**D. Javier Uceda Antolín**, Director del Centro de Electrónica Industrial de la UPM.
**D. Javier Llorca Martínez**, Director Científico del Instituto IMDEA Materiales.
**D. Manuel Carro Liñares,** Director del Instituto IMDEA Software.
**D. José Ramón Casar Corredera**, Director del Information Processing and Telecommunications Center de la UPM.

13:40 – 13:50 | **Clausura.**
**D. Alejandro Arranz Calvo,** Director General de Investigación e Innovación de la Comunidad de Madrid.
**Dña. Asunción Gómez Pérez**, Vicerrectora de Investigación, Innovación y Doctorado de la UPM.

13:50 – 14:30 | **Vino español.**

**Más información e inscripción en**
**https://iptc.upm.es/evento_transformacion_digital**

**IPTC – Information Processing and Telecommunications Center**

**E.T.S.I Telecomunicación UPM**
**Avenida Complutense, 30 28040, Madrid.**